

形式化方法在数字芯片EDA中的应用

技术与市场副总裁 王锐

202208

形式方法在EDA中的应用

01

- 行业背景
- 形式方法简介
- EDA开发中的形式方法
 - 形式属性验证EDA
 - 逻辑等价性检查EDA

公司介绍

02

- 公司简介
- 产品方向
- AveMC云计算平台
- AveTrace代码波形调试EDA
- 应用案例



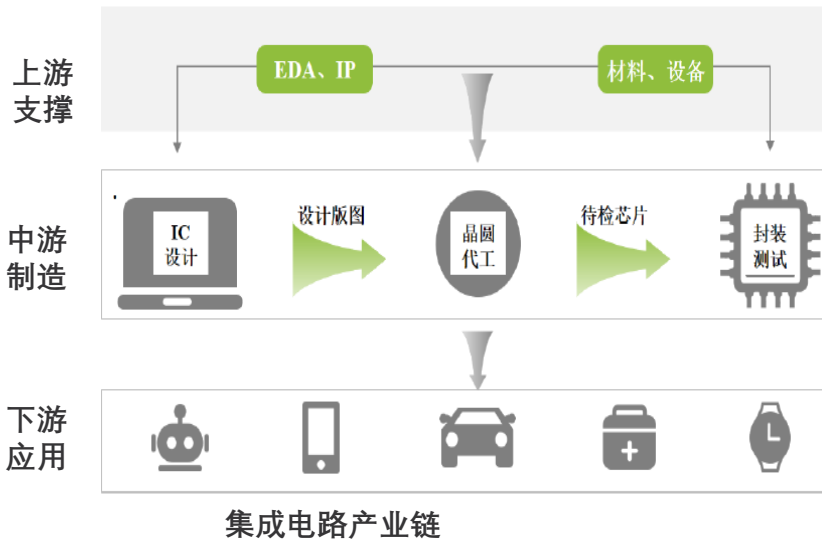
CONTENTS

/01

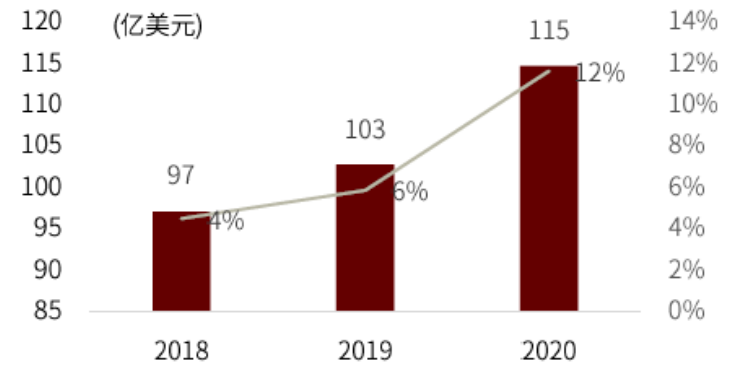
形式方法在EDA中的应用

EDA行业背景

2020年全球EDA市场行业规模约115亿美元（赛迪智库），EDA是寡头垄断的竞争格局：EDA市场主要由新思科技、铿腾电子、明导科技（西门子）三大EDA厂商主导。根据CSIA统计我国2020年EDA市场规模约为93亿元，预计2025年达到185亿元。我国快速增长的芯片设计企业为国产EDA发展提供了沃土，国产EDA在芯片设计企业渗透率的提升、下游产业及全行业的规模增长，都为国产EDA带来了较大机遇，同时，由国家政策带动的资本投资为国产EDA发展提供了资金保障。



年份	文件名称	主要相关内容
2014	《国家集成电路产业发展推进纲要》	提出突出企业主体地位，推动集成电路产业中的突破和整体提升，实现跨越发展；提出设立国家产业投资基金
2020	《新时期促进集成电路产业和软件行业高质量发展的若干政策》	探索构建社会主义市场经济条件下关键核心技术攻关新型举国体制；相关企业两免三减半
2021	《中华人民共和国国民经济和社会发展第十四个五年规划和2035年远景目标纲要》	需要集中优势资源攻关多领域关键核心技术，其中集成电路领域包括集成电路设计工具开发
2021	《“十四五”软件和信息技术服务业发展规划》	重点突破工业软件；EDA是关键基础软件、是短板
2021	《“十四五”信息化和工业化深度融合发展规划》	数字化研发工具普及率达到85%、企业经营管理数字化普及率达到80%、关键工序数控化率达到68%

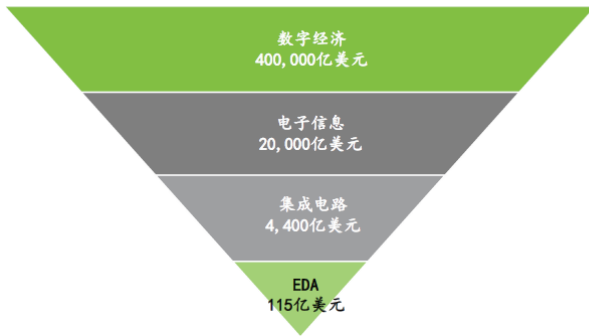


数据来源：赛迪顾问

集成电路产业政策

EDA行业背景 (续)

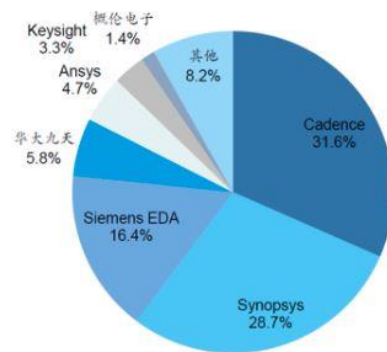
电子信息产业结构



增长驱动因素:

- 下游芯片公司需求更复杂的芯片设计工具
- 工艺制程越先进, 对设计工具的依赖性更强, 设计7nm芯片比10nm成本高35%, 5nm芯片比7nm成本翻倍
- 各类公司 (谷歌、Facebook等) 投资芯片, 带来新市场需求

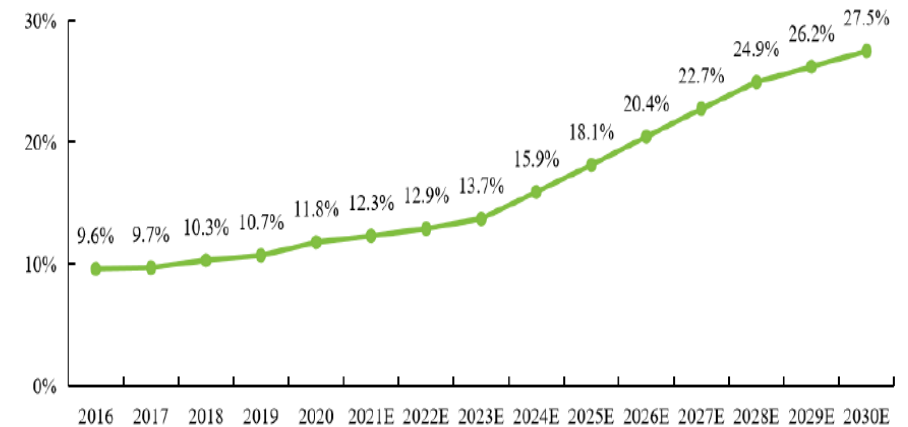
半导体芯片厂商研发支出增长与EDA行业收入增长呈正向关系。未来20年芯片厂商研发费用增长5%, 21年4%, 将推动EDA行业规模进一步增长



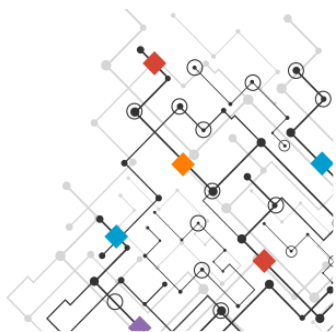
2020 年国内 EDA 市场格局

资料来源: 赛迪智库, 华安证券研究所

- EDA是芯片产业基础软件, 80%国内市场为国外企业垄断
- 根据公开数据统计, 2020年新思科技在中国业务收入4.21亿美元 (占其总收入比例11.4%), 铿腾电子在中国业务收入4.07亿美元 (占其总收入比例15.2%)



中国EDA市场规模全球占比预测 (CSIA)



形式方法简介

■ 定义

- Specification (规范)：具有形式语义的符号(symbol)和逻辑明确地表述所要设计的系统要求
- Verification (验证)：利用符号和逻辑运算从数学上证明一个逻辑系统（比如芯片）满足设计规范

■ 起源

- 60年代末出现“软件危机”（软件可靠性没有保障，无法控制软件开发）促使形式化方法（数学方法证明）的发明
- 形式化方法是软件、芯片和系统的“审计员”

■ 分类

- 定理证明
- 模型检验
- 等价性检查

■ 软件和硬件领域应用

- 形式化技术市场（软件形式化和硬件形式化）容量估计在百亿元以上
- 硬件的形式化方法集中在硬件设计验证方面，硬件语法相对软件简单
- 形式化方法广泛应用于自动驾驶、信息安全、智能合约等

形式验证在信息安全中的应用

- 芯片设计中数据安全通道的检查
- 芯片漏洞和攻击检测 (Spectre, Meltdown)
- 嵌入式软件的安全检测
- 系统级的信息安全检测
- 信息安全的实时监控和容错

形式验证在汽车功能安全中的应用

- 底层芯片的验证
- 控制软件的验证
- 安全规范的实时监控和容错反应
- ADAS系统测试覆盖率的生成和优化
 - 形式化方法针对环境模型的自动测试生成

1994: Intel FDIV = floating point division unit

Source: hardware **error** in the floating point division unit
 Expected precision up to **18 positions**
 In practice, only **4 positions**
 Example: 5505001 / 294911

- **wrong** answer: 18.66600093
- **expected** answer: 18.6665197

Costs: **≈500 million US\$** (all flawed processors were replaced) + enormous image loss of Intel Corp.



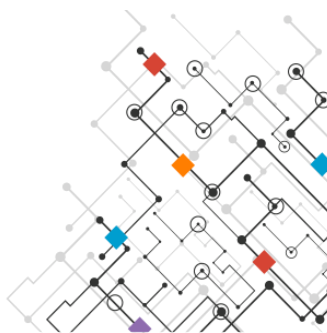
形式验证应用于新一代浮点单元设计

<https://www.cl.cam.ac.uk/~jrh13/slides/scan-28sep10/slides.pdf>

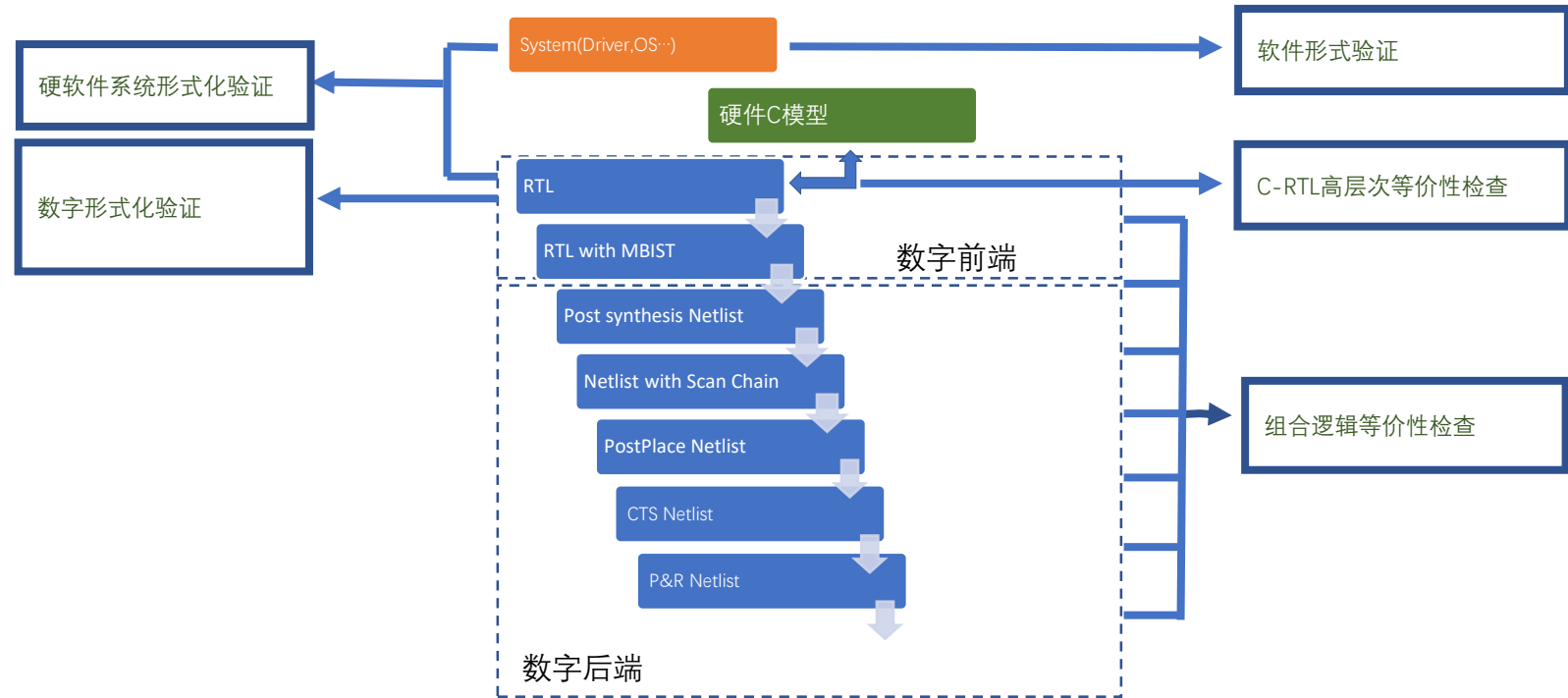
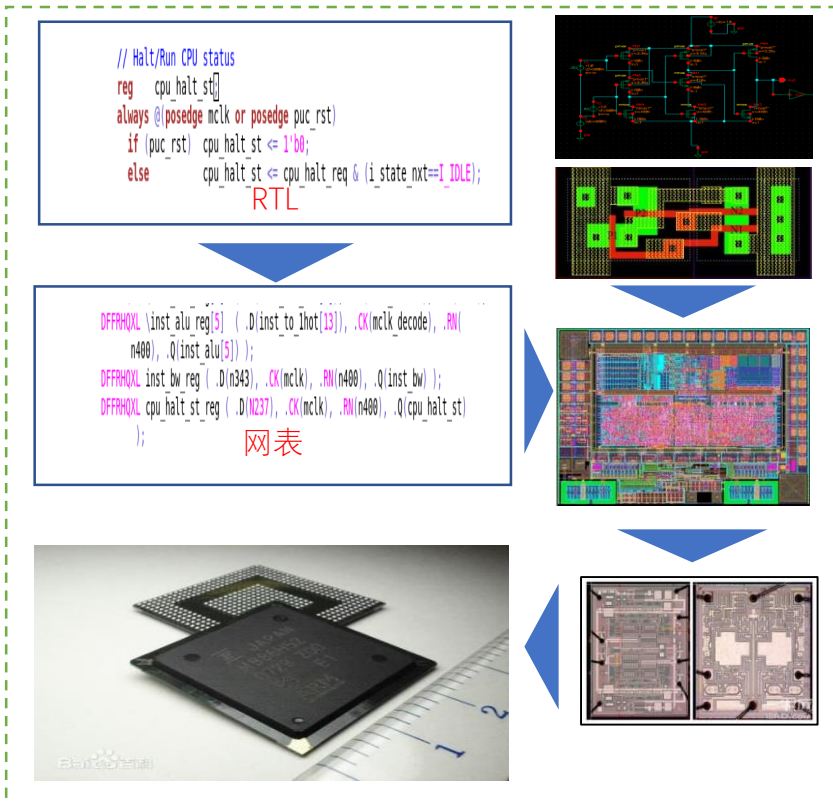


形式验证应用于安萨尔多STS股份有限公司 (Ansaldo-STS) 的列车管理系统软件ERTMS系统LDS系统安全逻辑

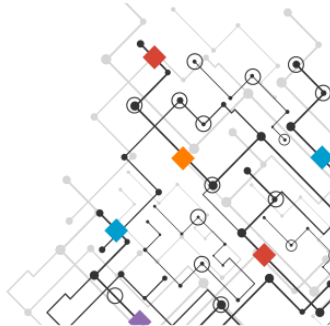
Cimatti, A., Corvino, R., Lazzaro, A., Narasamdya, I., Rizzo, T., Roveri, M., Sanseviero, A. and Tchaltev, A., 2012, July. Formal verification and validation of ERTMS industrial railway train spacing system. In International Conference on Computer Aided Verification (pp. 378-393). Springer, Berlin, Heidelberg



EDA开发中的形式方法



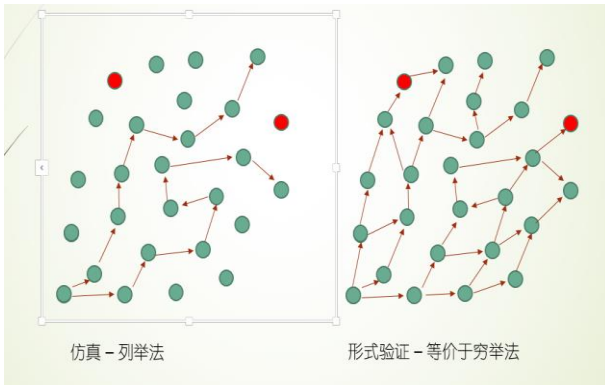
形式化方法贯穿了软件和芯片开发全流程



形式属性验证EDA

01 模型检验应用

- ◆ **特点** 在模块级和子系统级进行完备性验证（百万门以内）
- ◆ **阶段** 验证最开始（第一行设计代码）和验证signoff阶段
- ◆ **优势** 仿真验证之后采用形式化验证仍然发现问题，形式化验证之后采用仿真不会发现问题



02 功能特性

断言覆盖率

- 比基于Proof Core的覆盖率更准确
- 保障验证的完整性

特定专业应用

- **芯片互连线检查APP**: 检查模块级互连和顶层互连的正确性
- **芯片安全路径APP**: 寄存器非法读写检查验证; 非法数据路径检查验证
- **时序逻辑等价性检查APP**: 代码结构改变检查与门控时钟逻辑检查
- **AHB/AXI等形式验证VIP**

丰富的验证引擎和运行模式

- 包含了最先进的20多种引擎算法
- 引擎并行, 多引擎验证同一属性
- 同机多核或者多机联网并行

断言空泛性检测

- 能处理最为广义的断言空泛
- 在最新的OVL标准断言库里发现了七条空泛性的断言

开放的平台构架

- 开放多个层面的API
- 用户自定义验证策略（多引擎属性并行等）
- 支持第三方验证引擎插件

断言综合可视化

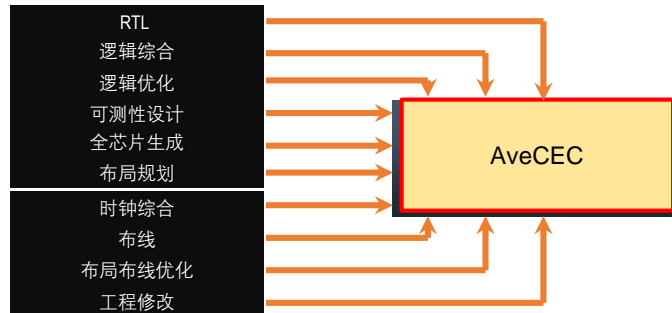
- SystemVerilog2005/2008/2012 Assertions
- 断言自动机可视化, 活性条件提取和显示, 自动机RTL模型生成

逻辑等价性检查EDA

逻辑等价性检查流程是数字芯片设计实现流程中必不可少的一环!

功能:

- 检查不同流程之间的设计逻辑功能是否等价
- **独创**的模型检验算法和逻辑等价检查算法混合模式, 处理复杂retiming问题
- 支持不同电路形式的比对 (RTL-网表、网表-网表、RTL-RTL)
- 具有先进的调试功能和电路结构还原功能
- 支持客户自定义逻辑匹配



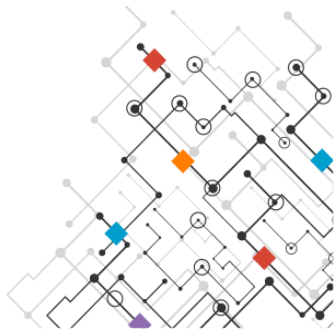
SPEC

```
// Halt/Run CPU status
reg  cpu_halt_st;
always @(posedge mclk or posedge puc_rst)
  if (puc_rst) cpu_halt_st <= 1'b0;
  else       cpu_halt_st <= cpu_halt_req & (i_state_nxt==I_IDLE);
```



IMPL

```
DFFRHQXL inst_alu_reg[5] ( .D(inst_to_lhot[13]), .CK(mclk_decode), .RN(
n400), .Q(inst_alu[5]) );
DFFRHQXL inst_bw_reg ( .D(n343), .CK(mclk), .RN(n400), .Q(inst_bw) );
DFFRHQXL cpu_halt_st_reg ( .D(N237), .CK(mclk), .RN(n400), .Q(cpu_halt_st)
);
```



/02

公司介绍



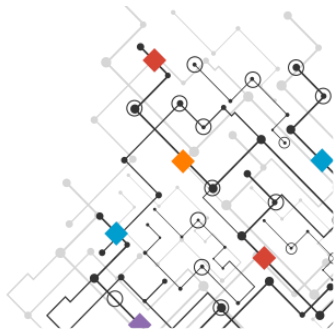
公司简介

背景：

- 上海阿卡思于2020.5在张江成立，全资子公司为成都奥卡思微电科技有限公司（2018年成立）
- 国内唯一商用数字前端形式化验证EDA软件提供商
- 上海市重点EDA企业
- 致力于数字芯片EDA软件的开发，目前具有形式化验证工具AveMC，逻辑等价性检查EDA工具AveCEC、AveMC EDA云（基于华为云）、AveTrace代码波形调试EDA等

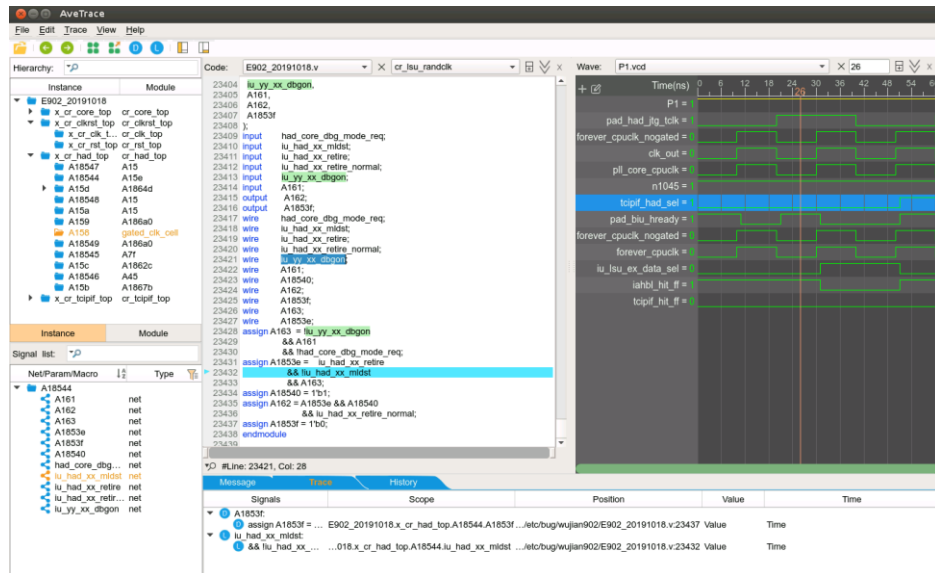
特色：

- 国内唯一：国内唯一商用数字前端验证EDA国产软件供应商、该领域唯一获得产业龙头投资的企业
- 核心技术：数字集成电路设计与验证交融，验证比设计更消耗人力财力，公司聚焦数字电路验证核心技术，填补了国内空白
- 顶级团队：公司专家从事EDA研究及应用多年，是业界多个形式化产品的主要参与或负责人
- 多点应用：可应用在芯片硬件领域和嵌入式软件（工控、智能网联等）领域
- 产品优质：公司已有产品在兼容性、开放性、便利性等方面拥有相当的竞争优势



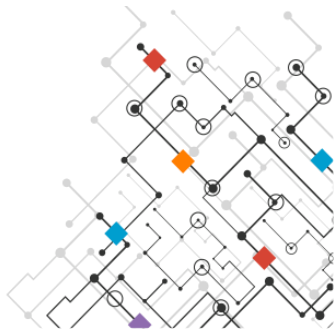
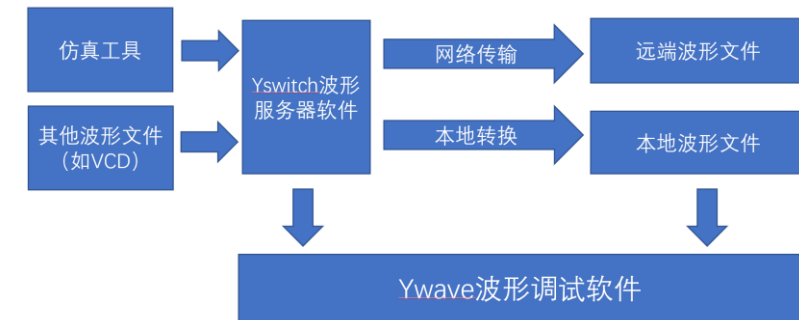
AveTrace代码波形调试EDA

- 轻量级代码追踪，波形和代码窗口交互
- 采用Server-Client架构波形数据服务器，支持波形数据的分布式和多用户访问，节省磁盘空间
- 国产自主数字仿真波形格式YWS，波形文件大小是FSDB的 $\frac{1}{10}$ ，VCD的 $\frac{1}{100}$ ，波形加载访问速度是国外友商工具的 10 倍以上
- 可与第三方数字仿真器无缝集成



(测试文件: [sim.vcd](#) 25GB, 测试机: i5 RAM 12GB Ubuntu) ←

工具	波形格式	转换时间	文件大小
yswitch	YWS	5.42 Min	190 MB
vfast	FSDB	6.31 Min	1.9 GB
vcd2fst	FST	3.02 Min	390 MB



THANKS



上海市浦东新区郭守敬路498号浦东软件园10号楼202室



wangrui@arcas-da.com



www.arcas-da.com